

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-348599

(P2000-348599A)

(43) 公開日 平成12年12月15日 (2000. 12. 15)

(51) Int.Cl.⁷

識別記号

F I

テマコード*(参考)

H 0 1 J 1/304

H 0 1 J 1/30

F 5 C 0 3 6

9/02

9/02

B

31/12

31/12

C

審査請求 未請求 請求項の数15 O L (全 9 頁)

(21) 出願番号

特願平11-154509

(22) 出願日

平成11年6月2日 (1999. 6. 2)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 大木 博

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72) 発明者 浦山 雅夫

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74) 代理人 100091096

弁理士 平木 祐輔

Fターム(参考) 50036 EE03 EF01 EF06 EF08 EG02

EG12 EH01 EH11

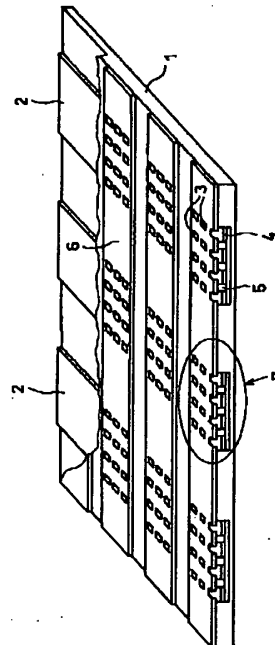
(54) 【発明の名称】 電界放出電子源及びその製造方法

(57) 【要約】

(修正有)

【課題】 電子放出材料の微粒子からなる電界放出領域を画素に分割し、XYマトリクス駆動を可能にした電界放出電子源、及びこのような電界放出電子源を用いた薄型画像形成装置を提供する。

【解決手段】 電子放出領域と、電子を引き出すゲート電極と、ゲート絶縁層を有する電界放出電子源において、電子放出材料の微粒子を支持基板1に配設されたホール3、又は細孔内に充填させ、素子を形成する材料、構成に制限のない相違するカソード配線2とゲート電極配線6を直交させることを可能にする。電子放出材料の微粒子は、カーボンナノチューブ、ダイヤモンド、グラファイト等の炭素材料、或いはボロンナイトライド、シリコン、金、白金を用いる。



【特許請求の範囲】

【請求項1】 電子放出材料の微粒子を含む電子放出領域と、前記電子放出領域から真空中に電子を引き出すゲート電極と、前記電子放出領域と前記ゲート電極を電気的に絶縁するゲート絶縁層とを有する電界放出電子源において、前記電子放出材料の微粒子が支持基板に配設されたホール内に充填されていることを特徴とする電界放出電子源。

【請求項2】 前記支持基板に配設されるホールは金属材料に形成した細孔であることを特徴とする請求項1記載の電界放出電子源。

【請求項3】 前記ホール内に充填される電子放出材料の微粒子は低融点ガラスに分散されていることを特徴とする請求項1又は2記載の電界放出電子源。

【請求項4】 前記電子放出材料の微粒子は、カーボンナノチューブ、ダイヤモンド又はグラファイトの微粒子であることを特徴とする請求項1、2又は3記載の電界放出電子源。

【請求項5】 前記電子放出材料の微粒子は、ボロンナイトライド又はシリコンの微粒子であることを特徴とする請求項1、2又は3記載の電界放出電子源。

【請求項6】 前記電子放出材料の微粒子は、金又は白金の微粒子であることを特徴とする請求項1、2又は3記載の電界放出電子源。

【請求項7】 支持基板に配線を形成する工程と、前記配線上に絶縁層を形成する工程と、前記絶縁層をエッチング除去して凹部を形成する工程と、前記支持基板上の凹部に電子放出材料の微粒子と有機化合物からなる混合物を埋め込む工程と、ゲート電極材料を堆積する工程と、前記細孔に充填した混合物を燃焼して電子放出材料の微粒子を充填する工程とを含むことを特徴とする電界放出電子源の製造方法。

【請求項8】 支持基板に配線を形成する工程と、前記配線上に絶縁層を形成する工程と、前記絶縁層をエッチング除去して凹部を形成する工程と、前記支持基板上の凹部に金属材料を埋め込む工程と、前記金属材料に細孔を形成する工程と、前記細孔に電子放出材料の微粒子と有機化合物からなる混合物を埋め込む工程と、ゲート電極材料を堆積する工程と、前記細孔に充填した混合物を燃焼して電子放出材料の微粒子を充填する工程と、前記細孔に充填した電子放出材料の微粒子の芯出しをする工程とを含むことを特徴とする電界放出電子源の製造方法。

【請求項9】 前記金属材料はアルミニウムであり、前記細孔の形成は陽極酸化によることを特徴とする請求項8記載の電界放出電子源の製造方法。

【請求項10】 支持基板に素子分離領域を形成する工程と、前記素子分離領域以外の抵抗を低くする工程と、前記支持基板にエッチングマスクを形成する工程と、前

記エッチングマスクで前記支持基板をエッチング除去してホールを形成する工程と、前記ホールに電子放出材料の微粒子と有機化合物からなる混合物を埋め込む工程と、ゲート電極材料を堆積する工程と、前記ホールに充填した混合物を燃焼して電子放出材料の微粒子を充填する工程と、前記電子放出材料を充填したホール上方のゲート電極材料を除去して開口部を形成することを含むことを特徴とする電界放出電子源の製造方法。

【請求項11】 前記支持基板のエッチング除去はシリコンの異方性ウエットエッチングによることを特徴とする請求項10記載の電界放出電子源の製造方法。

【請求項12】 前記混合物を燃焼する工程は、低融点ガラスの融点以上の温度で行われることを特徴とする請求項7～11のいずれか1項記載の電界放出電子源の製造方法。

【請求項13】 前記ゲート電極を堆積する工程は、回転斜め蒸着によって行われることを特徴とする請求項7～12のいずれか1項記載の電界放出電子源の製造方法。

【請求項14】 前記有機化合物はフォトレジストであることを特徴とする請求項7～13のいずれか1項記載の電界放出電子源の製造方法。

【請求項15】 請求項1～6のいずれか1項記載の電界放出電子源を備えることを特徴とする薄型画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、蛍光表示管、液晶のバックライト、各種光源等に利用可能な電界放出電子源及びその製造方法、並びにコンピューター、テレビジョン等のフラットパネルディスプレイに利用可能な薄型画像形成装置に関する。

【0002】

【従来の技術】近年、電子放出材料として、カーボンナノチューブ(carbon nanotube)、窒化ホウ素ナノチューブが合成されるようになり、電子放出材料として、盛んに研究、開発されるようになった。特に、カーボンナノチューブは、1991年、飯島らにより発見されたものであり(S.Iijima, Nature, 354, 56, 1991)、円筒状に巻いたグラファイト層が入れ子状で、その先端径が約10nm程度である。このようなカーボンナノチューブは耐酸化性、耐イオン衝撃性が強いことから、電子源アレイとして潜在的に優れた特徴を有する。実際、カーボンナノチューブからの電界放出実験が、1995年にR.E.Smalleyら(A.G.Rinzler, Science, 269, 1550, 1995)とW.A.de Heerら(W.A.de Heer, Science, 270, 1179, 1995)の研究グループから報告されている。

【0003】例えば、このようなカーボンナノチューブをフィールドエミッションディスプレイ(FED)のような自発光型フラットパネルディスプレイへ応用する場

合、各画素に対応する電子源毎に電子放出領域を分割する必要があり、異なる二つの配線（一般的には、異なる二つの配線は電子源と電気的に接続するカソード配線と、電子を真空中に引き出すゲート電極とが該当する）を直交配置し、電界放出電子源をXYアドレスする必要がある。

【0004】カーボンナノチューブを各画素に対応する電子源毎に分割した電子放出素子に関しては、特開平10-12124号公報に記載されている。即ち、陽極酸化法でアルミニウム基板を陽極酸化して細孔を形成し、触媒を用いて細孔内にカーボンナノチューブを選択成長する。このような手段を用いると、任意の場所にカーボンナノチューブを配置することができ、電界放出領域の画素分割が可能となる。

【0005】

【発明が解決しようとする課題】しかしながら、従来の画素分割した電子放出素子は高温の熱処理が必要なため、素子形成に用いる材料、構成に制限があった。また、電子源と電気的に接続する配線と電子を真空中に引き出すゲート電極が平行に配置されているため、電子源のXYアドレスができなかった。本発明は、上記従来技術の問題点を解決するものであり、その目的は、電子放出材料の微粒子からなる電界放出領域を画素に分割し、XYマトリクス駆動可能にした電界放出電子源を提供すると共に、このような電界放出電子源を用いた薄型画像形成装置を提供することにある。

【0006】

【課題を解決するための手段】上記課題を解決するために、本発明による電界放出電子源は、電子放出材料の微粒子を含む電子放出領域と、電子放出領域から真空中に電子を引き出すゲート電極と、電子放出領域とゲート電極を電気的に絶縁するゲート絶縁層とを有する電界放出電子源において、電子放出材料の微粒子が支持基板に配設されたホール内に充填されていることを特徴とする。このように、素子を駆動するための異なる二つの配線とは独立に形成されるホールを配設し、そのホールに電界放出材料の微粒子を埋め込むことにより、素子を形成する材料、構成に制限のない、異なる二つの配線が直交した構成の電界放出電子源が得られる。

【0007】支持基板に配設されるホールは金属材料に形成した細孔とすることができる。ホールをアルミニウムやタンタル等の金属材料に形成した細孔とすることにより、電子放出材料の微粒子の密度を増加して放出電流の安定化を向上することができる。ホール内に充填される電子放出材料の微粒子は低融点ガラスに分散することができる。低融点ガラスは、400～500℃程度の融点を有し、ペースト状である。微粒子に対して低融点ガラスは5～20wt%程度混合するのがよい。このように低融点ガラスに電子放出材料の微粒子を分散することにより、基板又はカソード配線からの剥離を防止するこ

とができる。

【0008】電子放出材料の微粒子は、カーボンナノチューブ、ダイヤモンド、グラファイト等の炭素材料の微粒子とすることができる。カーボンナノチューブは例えばアーク放電で合成し、ダイヤモンド、グラファイトは既存の方法で製造したものを粉砕して製造する。それぞれの粒子径は5μm以下で、それぞれの微粒子はレジスト等の有機化合物に対して30～70wt%程度混合する。

10 【0009】電子放出材料の微粒子は、ボロンナイトライド、シリコン等の半導体材料の微粒子としてもよい。ボロンナイトライド、シリコン等の半導体材料は既存の材料を粉砕して製造する。それぞれの粒子径は5μm以下で、それぞれの微粒子はレジスト等の有機化合物に対して30～70wt%程度混合する。電子放出材料の微粒子は、金、白金等の貴金属材料の微粒子としてもよい。金、白金の微粒子は市販の微粒子をそのまま使用する。それぞれの粒子径は5μm以下で、それぞれの微粒子はレジスト等の有機化合物に対して30～70wt%程度混合する。

【0010】本発明による電界放出電子源の製造方法は、支持基板に配線を形成する工程と、配線上に絶縁層を形成する工程と、絶縁層をエッチング除去して凹部を形成する工程と、支持基板上の凹部に電子放出材料の微粒子と有機化合物からなる混合物を埋め込む工程と、ゲート電極材料を堆積する工程と、細孔に充填した混合物を焼成して電子放出材料の微粒子を充填する工程とを含むことを特徴とする。

【0011】本発明による電界放出電子源の製造方法は、また、支持基板に配線を形成する工程と、前記配線上に絶縁層を形成する工程と、前記絶縁層をエッチング除去して凹部を形成する工程と、前記支持基板上の凹部に金属材料を埋め込む工程と、前記金属材料に細孔を形成する工程と、前記細孔に電子放出材料の微粒子と有機化合物からなる混合物を埋め込む工程と、ゲート電極材料を堆積する工程と、前記細孔に充填した混合物を焼成して電子放出材料の微粒子を充填する工程と、前記細孔に充填した電子放出材料の微粒子の芯出しをする工程とを含むことを特徴とする。金属材料としてはAlやTaを使用することができる。特に、金属材料をアルミニウムとし、細孔の形成を陽極酸化によって行うのが好ましい。この方法によると、ホール径が30nm程度の微細ホールを有し、高集積可能な電子源を有する電界放出電子源を製造することができる。

【0012】本発明による電界放出電子源の製造方法は、また、シリコン製の支持基板に素子分離領域を形成する工程と、素子分離領域以外の抵抗を低くする工程と、支持基板にエッチングマスクを形成する工程と、エッチングマスクで支持基板をエッチング除去してホールを形成する工程と、ホールに電子放出材料の微粒子と有

機化合物からなる混合物を埋め込む工程と、ゲート電極材料を堆積する工程と、ホールに充填した混合物を燃焼して電子放出材料の微粒子を充填する工程と、電子放出材料を充填したホール上方のゲート電極材料を除去して開口部を形成することを含むことを特徴とする。

【0013】前記支持基板のエッチング除去はシリコンの異方性ウエットエッチングによることができ、シリコンの異方性ウエットエッチングを用いることにより、ホール径を均一に形成することができる。混合物を燃焼する工程は、低融点ガラスの融点以上の温度で行うのが好ましい。低融点ガラスの融点以上の温度で混合物を燃焼することで、低融点ガラスで剥離を防止することができる。

【0014】ゲート電極を堆積する工程は、回転斜め蒸着によって行うことができる。回転斜め蒸着によると、微細ホールにゲート電極を形成することが可能である。有機化合物はフォトレジストとすることができる。有機化合物をフォトレジストとすることで、ホール内の埋め込みを容易にすることができる。本発明の電界放出電子源を用いると、コンピューター、テレビジョン等のフラットパネルディスプレイに利用可能な薄型画像形成装置を製造することができる。

【0015】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。

<第1実施形態>図1は、第1実施形態の電界放出電子源の斜視図である。図1を参照して、本実施形態の電界放出電子源の構成を説明する。支持基板1上にカソード配線2が配設され、カソード配線2上に微細なホール3が多数形成される。この微細ホール3の内部には、カソード配線2と電気的に接続した電子放出材料の微粒子4が充填され、その上層にゲート絶縁層5、ゲート電極6がそれぞれ積層されると共に、微細なホール3を構成している。また、多数の微細なホール3が存在する領域はカソード配線2とゲート電極6の直交する領域と一致する。画像形成装置の場合、この領域7は画素となり、カソード配線2とゲート電極6でXYアドレスする。

【0016】この電界放出電子源に対面するようにフェイスプレートを設置して、薄型画像形成装置が形成される。フェイスプレートは、ガラス製のアノード支持基体の上に形成された透明なアノード電極と、これに被着した蛍光体とで構成される。電界放出電子源と発光部は一定のギャップを維持して真空封止されると共に、そのギャップは真空度 $10^{-6} \sim 10^{-8}$ Torr程度の高真空状態で保持される。

【0017】図6は、本発明による薄型画像形成装置の装置全体図である。この薄型画像形成装置は、図1にて説明したのと同様なXYマトリクス駆動可能な電界放出電子源を用い、それにコントローラで制御されるデータ側ドライバ20とキャン側ドライバ21を接続したも

のである。なお、図6には、アノード電極及び蛍光体を設けたフェイスプレートが図示省略されている。この薄型画像形成装置は、表示のための画像データがコントローラ19に入力され、水平ライン分の画像データがコントローラ19からデータ側ドライバ20に出力され、ゲート電極ライン6に印加される。また、コントローラ19はスキャン側ドライバ21に対して垂直方向にスキャンが行われるように制御し、スキャン側ドライバ21はカソード電極ライン2に対して順次走査電圧を印加する。以上のようにして、本発明の薄型画像形成装置は画像データを表示する。

【0018】電界放出電子源のカソード配線を0V、ゲート電極を400V、アノード電極を10kV程度に設定し、任意の場所の電界放出電子源をアドレスしたところ、アドレスした電界放出電子源からの電子放出によって対面するフェイスプレートに被着した蛍光体が発光し、 10000 cd/m^2 以上の蛍光体の発光輝度が得られた。

【0019】次に、図3を用いて、本実施形態の電界放出電子源の製造方法を説明する。まず、支持基板1にカソード配線2を埋め込む。支持基板1上に、好ましくは印刷法で金、白金、銀、銅、クロム等を用いてカソード配線2を形成する。カソード配線2を形成後、絶縁材料を堆積し、平坦化する。この絶縁材料は、ゲート絶縁層5として用いるため、酸化シリコンを用いることが好ましい。また、この絶縁層はCMP（化学的・機械的研磨）法等の研磨で平坦化することが好ましい。このように、カソード配線を絶縁材料中に埋め込むと、図3

(a)に示すような工程断面図が得られる。次に、図3(b)に示すように、このゲート絶縁層5にホール3を形成する。ホール3は、通常の半導体プロセスに見られるように、フォトリソグラフィー及びエッチングを組み合わせれば、容易に形成できる。また、サンドブラスト法でゲート絶縁層を研磨しても形成できる。

【0020】次に、図3(c)に示すように、電子放出材料の微粒子と有機化合物の混合物8をホール3内に埋め込む。本実施形態においては、電子放出材料の微粒子としてカーボンナノチューブを用い、有機化合物としてレジストを用いた。実験結果によると、カーボンナノチューブ以外の材料としては、ダイヤモンド、グラファイト、ボロンナイトライド、シリコン、金、白金等が有効であり、特に炭素系材料が好ましいことを確認した。一方、レジスト以外の材料としては、アクリル酸系の高分子等があるが、微粒子を混合できる程度の粘度が有り、ベーク等で硬化可能で、容易にアッシング（又は、燃焼）可能な物質であれば、構わない。

【0021】次に、図3(d)に示すように、ゲート電極材料6を堆積する。ゲート電極材料6の堆積を印刷法で行うと、ゲート電極配線のパターンニングが不要となるが、図3(f)のゲート電極開口部形成のためのパター

ニングが必要となる。一方、斜め回転蒸着法で行うと、ゲート電極配線のパターニングは必要であるが、図3 (f) のゲート電極開口部形成の際のパターニングが不要となる。どちらを採用するかは、当業者で任意に決定するものであるが、本実施形態においては、印刷法を用いてゲート電極配線を形成した。

【0022】次に、図3 (e) に示すように、図3 (c) で埋め込んだ電子放出材料の微粒子と有機化合物の混合物8をアッシングし、有機化合物を燃焼除去する。酸素雰囲気、450℃程度の熱処理を行うと、含有する有機化合物は燃焼除去され、ホール3内部に電子放出材料の微粒子、即ちカーボンナノチューブ4だけが残存する。最後に、図3 (f) に示すように、電子放出電子源上部のゲート電極材料を除去し、ゲート電極開口部9を形成する。ゲート電極開口部9の形成はフォトリソグラフィとドライエッチングで容易に形成できる。先述のように、ゲート電極6の堆積を斜め回転蒸着で行うと、この工程は不要となる。

【0023】以上の製造方法とは異なる製造方法を、以下に説明する。即ち、ホール3に電子放出材料の微粒子と低融点ガラスを混合物を埋め込む。この低融点ガラスとしては、市販されているフリットガラスが適当である。市販されているフリットガラスは鉛が多く含まれるガラスとバインダーの役割をする有機化合物からなる。製造方法としては、図3 (a) 及び (b) のように、支持基板1にカソード配線2を埋め込み、ホールを形成する。次に、図3 (c) の工程で、電子放出材料の微粒子と上記のフリットガラスの粉体の混合物を印刷法でホール3に埋め込む。次に、図3 (d) の工程で、斜め回転蒸着でゲート電極を形成する。最後に、400～500℃程度、酸素雰囲気中でバインダーの有機化合物を燃焼すると共に、フリットガラスを融解し、ホール3内部に電子放出材料を充填する。この製造方法によれば、電子放出材料の微粒子はカソード基板に強力に被着し、剥離が防止できる。

【0024】<第2実施形態>図2に、本発明の第2実施形態の電界放出電子源の斜視図を示す。図2において、図1と同じ機能部分には図1と同じ符号を付して示した。第2実施形態の電界放出電子源の基本構成は、ホール径が微細であり、ホールの密度が高いという点で第1実施形態と異なる。即ち、カソード配線2、ゲート電極6の構成は変わらないが、ホール3、電子放出材料の微粒子4、ゲート絶縁層5が異なる。カソード配線2と電氣的に接続する電子放出材料の微粒子4は微細なホール3内部に充填され、ホール3はゲート電極6下部まで完全にゲート絶縁層5に覆われている。このような構成にすることで、先述のように、ホール径は数十nm程度までに縮小され、電子放出材料の微粒子を充填するホールの密度を著しく増加できる。即ち、電界放出電子源の電流密度を向上するだけでなく、放出電流の時間的安定性

も向上する。

【0025】図4を参照して、第2実施形態の電界放出電子源の製造方法を説明する。まず、図4 (a) に示すように、支持基板1の電子放出領域、画像形成装置の場合、画素に相当する領域に凹部10を形成する。第1実施形態で説明した各々の電子放出材料の微粒子を充填するホールとは異なり、電子放出材料の微粒子のホールが多数集積される領域に凹部10を形成する。この凹部10は数十μm～数百μm角のサイズであり、サンドブラストで研磨する方法が製造容易で好ましい。この凹部10が微細、且つアスペクト比が小さいものであれば、フォトリソグラフィ及びエッチングで形成することもできる。引き続き、この凹部10に、カソード配線2を形成する。このカソード配線2は印刷法又は金属材料の微粒子を直接描画しても構わない。

【0026】次に、図4 (b) に示すように、微細なホール（細孔）12を形成するための材料11を凹部10に埋め込む。本実施形態においては、凹部10のカソード配線2上にアルミニウム板11を形成した。このアルミニウム板11は陽極酸化すると、酸化皮膜に30nm程度の細孔を形成可能であることが知られている。本実施形態では、このような細孔に電子放出材料の微粒子を埋め込む。

【0027】次に、図4 (c) に示すように、このアルミニウム板11を陽極酸化し、細孔12を形成する。20%硫酸中、20Vの電圧を印加する。電解時間はアルミニウム板の板厚によって決定される。本実施形態においては、電解時間は1時間程度である。このような陽極酸化を行うと、酸化皮膜（ゲート絶縁層）13が形成され、約30nm程度の径を有する細孔12が多数形成する。この酸化皮膜13の下層にバリア層が形成されている場合があるため、RIE等のドライエッチングで、このバリア層をエッチング除去することが好ましい。

【0028】次に、図4 (d) に示すように、第1実施形態の図3 (d) と同様に、電子放出材料の微粒子と有機化合物の混合物8を細孔12に埋め込む。本実施形態においては、第1実施形態と同様に、電子放出材料の微粒子としてカーボンナノチューブ、有機化合物としてレジストを用いている。次に、図4 (e) に示すように、ゲート電極材料6を堆積する。本実施形態においては、斜め回転蒸着法で、ゲート電極材料6を堆積し、配線のパターニングをフォトリソグラフィ及びエッチングで行う。

【0029】最後に、図4 (f) に示すように、細孔12に埋め込まれたカーボンナノチューブとレジストの混合物8をアッシング（酸素プラズマアッシング）し、細孔12内部にカーボンナノチューブ4を充填した。ここで用いる酸素アッシングはカーボンナノチューブの純度を向上させる意味も含んでいる。即ち、カーボンナノチューブ合成の際に含有するアモルファスカーボン、グラ

ファイト等も同時に除去する。更に、細孔12とゲート電極6のショート防止のために、ゲート絶縁層の上部、細孔12周辺領域14のゲート絶縁層13をエッチング除去し、電子放出材料の微粒子の芯出しを行う。この芯出し工程によってカーボンナノチューブ4の周辺のゲート絶縁層13が除去され、カーボンナノチューブ4とゲート電極6の間の短絡が防止される。

【0030】<第3実施形態>本実施形態では、支持基板として、シリコン基板を用いる。基本的な構成は第1実施形態と変わらない。第1実施形態と構成が異なる点は、カソード配線を高濃度の不純物をドーピングしたシリコンで形成すること、カソード配線を熱酸化膜で形成することである。ここでは、構成についての説明は省略し、図5を参照して製造方法の説明のみを行う。まず、支持基板であるシリコン基板15に素子分離領域を形成する。この工程はカソード電極ラインとそれと隣り合うカソード電極ラインの分離のための工程であり、具体的にはシリコン基板上に熱酸化膜16を形成する。次に、シリコン基板上に不純物をドーピングしてN+層又はP+層を形成してカソード電極ラインの配線抵抗を低減する。

【0031】次に、図5(a)に示すように、シリコン基板15上の熱酸化膜16に所望の形状のパターニングを行う。この熱酸化膜16は電子放出材料の微粒子を充填するホール形成のエッチングマスクであり、ホール形成領域の熱酸化膜が除去され、窓17が形成される。次に、図5(b)に示すように、シリコン基板15にホール18を形成する。ホール18の形成は熱酸化膜16をエッチングマスクとし、ドライエッチングで形成しても構わないが、電子放出材料の微粒子と有機化合物の混合物のホールへの埋め込みの容易性を考慮すると、ホール18にテーパが付いていることが好ましい。本実施形態においては、熱酸化膜16をエッチングマスクとし、KOH溶液中で異方性ウエットエッチングでホール18を形成する。このウエットエッチングでは、シリコン単結晶の結晶面に対してエッチングレートが著しく異なるため、図5(b)に示すような逆ピラミッド形状が得られる。

【0032】次に、図5(c)に示すように、第1実施形態の図3(d)と同様に、電子放出材料の微粒子と有機化合物の混合物8をホール18に埋め込む。本実施形態においては、第1実施形態と同様に、電子放出材料の微粒子としてカーボンナノチューブ、有機化合物としてレジストを用いた。次に、図5(d)に示すように、ゲート電極材料6を堆積する。本実施形態においては、第1実施形態と同様に、印刷法でゲート電極材料6を堆積した。

【0033】次に、図5(e)に示すように、電子放出材料の微粒子と有機化合物の混合物8をアッシングし、有機化合物を燃焼除去する。酸素雰囲気、450℃程度の熱処理を行い、カーボンナノチューブ4をホール18内部に残存する。最後に、図5(f)に示すように、電子放出電子源上部のゲート電極材料を除去し、ゲート電極開口部9を形成する。ゲート電極開口部9の形成はフォトリソグラフィーとドライエッチングで容易に形成できる。

【0034】

【発明の効果】本発明によると、電子放出材料の微粒子からなる電界放出領域を画素に分割し、XYマトリクス駆動可能にした電界放出電子源が得られる。また、このような電界放出電子源を用いた薄型画像形成装置が得られる。

【図面の簡単な説明】

【図1】第1実施形態の電界放出電子源の斜視図。

【図2】第2実施形態の電界放出電子源の斜視図。

【図3】第1実施形態の電界放出電子源の製造工程断面図。

【図4】第2実施形態の電界放出電子源の製造工程断面図。

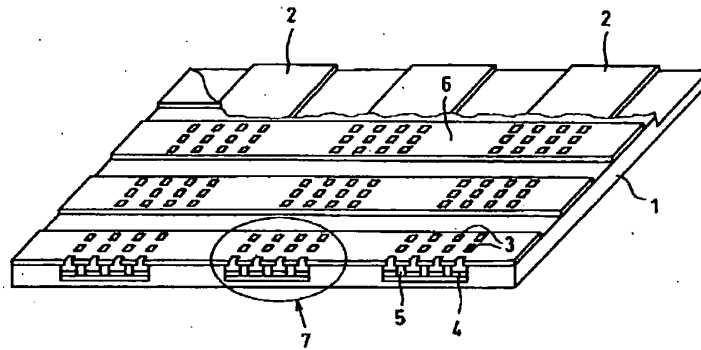
【図5】第3実施形態の電界放出電子源の製造工程断面図。

【図6】本発明による薄型画像形成装置の装置全体図。

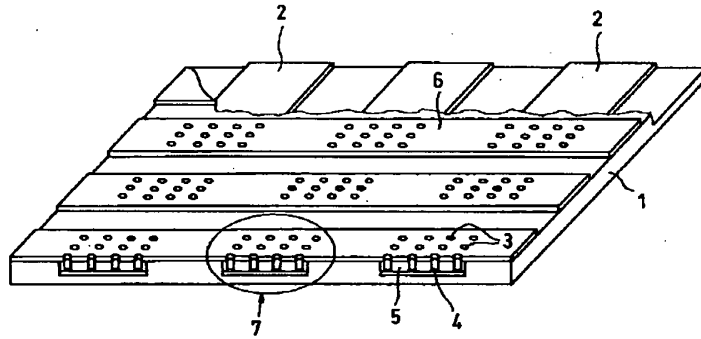
【符号の説明】

- 1 支持基板
- 2 カソード配線
- 3 ホール
- 4 電界放出材料の微粒子（電界放出電子源）
- 5 ゲート絶縁層
- 6 ゲート電極（配線）
- 7 電界放出電子源アレイ（画素）
- 8 電界放出材料の微粒子と有機化合物の混合物
- 9 ゲート電極の開口部
- 10 支持基板上の凹部
- 11 アルミニウム板
- 12 細孔
- 13 アルミニウムの酸化皮膜
- 14 エッチング除去される領域のゲート絶縁層
- 15 シリコン基板
- 16 シリコンの熱酸化膜
- 17 ホールを形成するための窓
- 18 逆ピラミッド状のホール
- 19 コントローラ
- 20 データ側ドライバ
- 21 スキャン側ドライバ

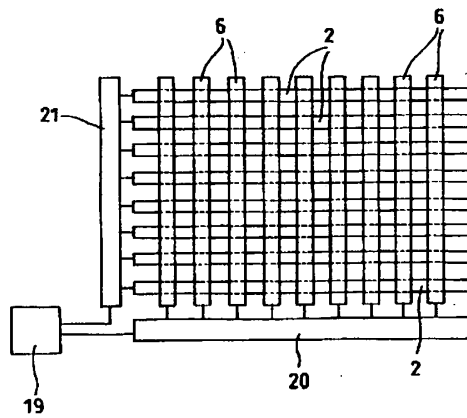
【図1】



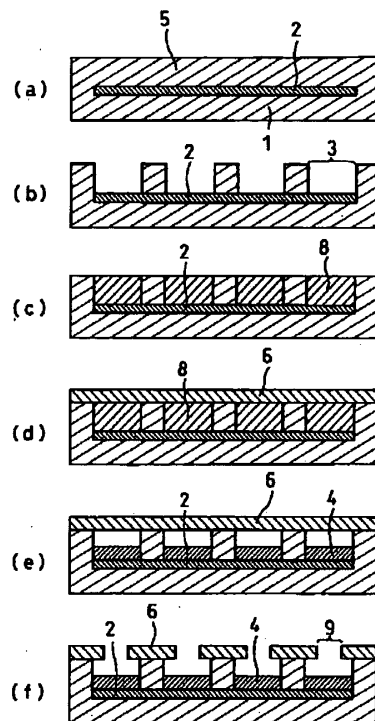
【図2】



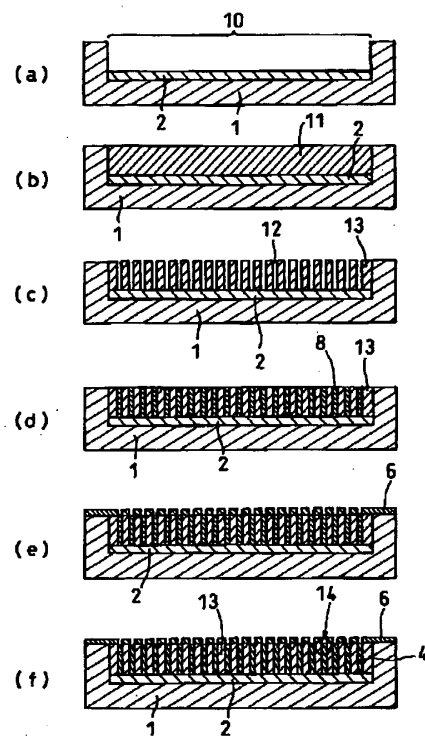
【図6】



【図3】



【図4】



【図5】

